

# ユーザー・マニュアル

## J-Link ソフトウェア JTAG/SWD コネクタ 変換アダプタ

Ver.1.4

(2022 年 10 月 25 日)

株式会社 エンビテック

Copyright (c) 2013-2022, EmbiTeK Co., Ltd.

<https://www.embitek.co.jp>



日本代理店

SEGGER Microcontroller GmbH



本書は製品メーカーの SEGGER Microcontroller GmbH（以下 SEGGER 社といいます）の英語版ユーザー・マニュアルの情報をベースに翻訳した資料です。本資料の全部又は一部を、弊社の事前の書面による同意がない限り転載または複製することは出来ません。

本資料に記載の全ての情報の使用に起因する損害、第三者の知的財産権、権利又はその他の経費に対して SEGGER 社及び株式会社エンビテックは一切責任を負いません。

本資料の内容は、予告なく変更されることがあります。

商標

「EmbiTeK」は株式会社エンビテックの商標または登録商標です。

その他、本資料に記載しているプロセッサ名、ツール名及び製品名は、それぞれ各社の商標または登録商標です。

## 目次

|           |                                       |           |
|-----------|---------------------------------------|-----------|
| <b>1.</b> | <b>J-Link ソフトウェア</b> .....            | <b>3</b>  |
| 1.1.      | インストール.....                           | 3         |
| 1.2.      | J-Link ソフトウェアパッケージ .....              | 8         |
| 1.3.      | デバイス対応の確認 .....                       | 9         |
| 1.4.      | J-Link/J-Trace 取扱注意事項 .....           | 9         |
| <b>2.</b> | <b>JTAG/SWD コネクタ</b> .....            | <b>10</b> |
| 2.1.      | JTAG モードの接続仕様 (20PIN) .....           | 10        |
| 2.2.      | SWD モードの接続仕様 (20PIN) .....            | 12        |
| 2.3.      | SPI ライターモードピン仕様 .....                 | 14        |
| <b>3.</b> | <b>J-Link 変換アダプタ</b> .....            | <b>15</b> |
| 3.1.      | 19-Pin Cortex-M Adapter .....         | 15        |
| 3.2.      | 9-pin Cortex-M Adapter .....          | 17        |
| 3.3.      | J-Link ARM-14 Adapter .....           | 18        |
| 3.4.      | J-Link 14-Pin TI Adapter .....        | 18        |
| 3.5.      | J-Link 10-Pin Needle Adapter .....    | 19        |
| 3.6.      | J-Link 6-Pin Needle Adapter .....     | 19        |
| 3.7.      | J-Link Altera Adapter .....           | 19        |
| 3.8.      | J-Link Xilinx Adapter .....           | 20        |
| 3.9.      | J-Link RX FINE Adapter .....          | 20        |
| 3.10.     | J-Link RX Adapter .....               | 20        |
| 3.11.     | J-Link Target Supply Adapter .....    | 21        |
| 3.12.     | J-Link Signal Smoothing Adapter ..... | 21        |
| 3.13.     | J-Link TI-CTI-20 Adapter .....        | 22        |
| 3.14.     | J-Link Mictor 38 Adapter .....        | 22        |
| <b>4.</b> | <b>J-Link アイソレーター</b> .....           | <b>23</b> |
| 4.1.      | J-Link JTAG アイソレーター .....             | 23        |
| 4.2.      | J-Link SWD アイソレーター .....              | 24        |
| 4.3.      | J-Link USB アイソレーター .....              | 25        |

## 1. J-Link ソフトウェア

J-Link シリーズデバッグプローブの操作に必要な最新版の J-Link ソフトウェアパッケージ（ドライバ、テストツール及びアプリケーション）は、SEGGER 社の WEB ページ（以下の URL）からダウンロードしてパソコンにインストールしてください。

<https://www.segger.com/downloads/jlink>

※ Flasher シリーズの場合

Flasher ソフトウェアを同様の手順でダウンロードインストールします。

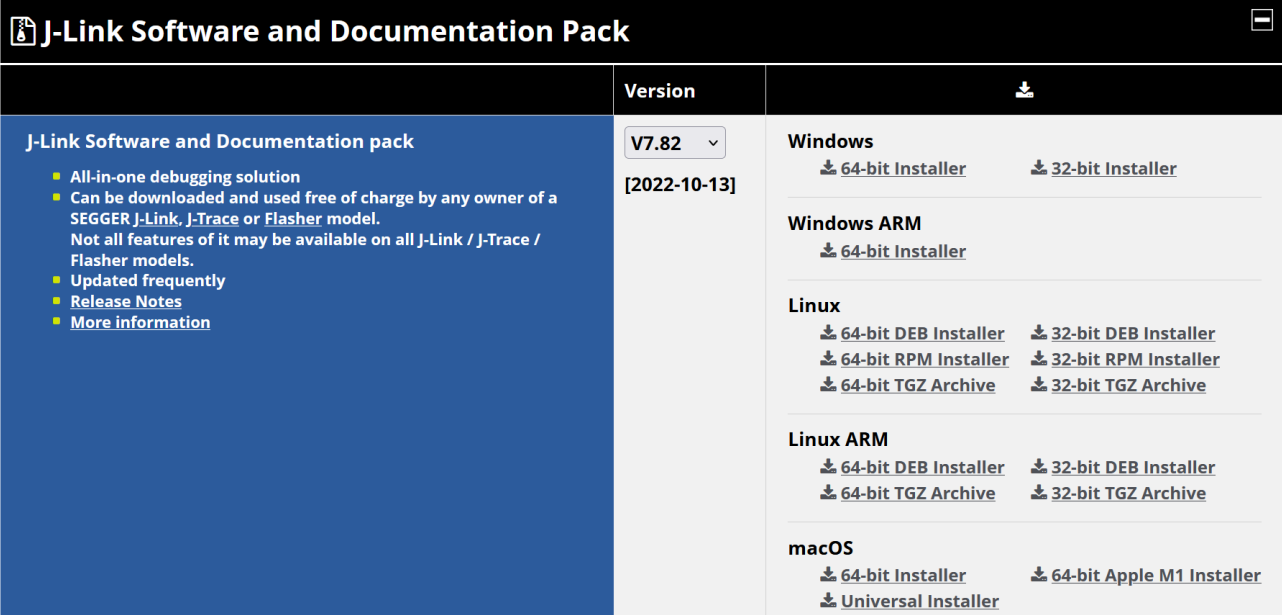
以下の URL よりダウンロードください。

<https://www.segger.com/downloads/flasher/>

以下、J-Link ソフトウェアパッケージの仕様及び機能について解説します。

### 1.1. インストール

SEGGER 社の WEB ページから、Windows パソコン、Linux 及び MAC OS ホスト環境の J-Link ソフトウェアインストールパッケージをダウンロードしてインストールします。



| J-Link Software and Documentation Pack   |                    | Version                | 📄                           |                        |
|--|--------------------|------------------------|-----------------------------|------------------------|
| <b>J-Link Software and Documentation pack</b> <ul style="list-style-type: none"><li>All-in-one debugging solution</li><li>Can be downloaded and used free of charge by any owner of a SEGGER J-Link, J-Trace or Flasher model. Not all features of it may be available on all J-Link / J-Trace / Flasher models.</li><li>Updated frequently</li><li>Release Notes</li><li>More information</li></ul> | V7.82              |                        |                             |                        |
|  | [2022-10-13]       |                        |                             |                        |
|  | <b>Windows</b>     |                        | 📄 64-bit Installer          | 📄 32-bit Installer     |
|  | <b>Windows ARM</b> |                        | 📄 64-bit Installer          |                        |
|  | <b>Linux</b>       |                        | 📄 64-bit DEB Installer      | 📄 32-bit DEB Installer |
|  |                    | 📄 64-bit RPM Installer | 📄 32-bit RPM Installer      |                        |
|  |                    | 📄 64-bit TGZ Archive   | 📄 32-bit TGZ Archive        |                        |
| <b>Linux ARM</b>   |                    | 📄 64-bit DEB Installer | 📄 32-bit DEB Installer      |                        |
|  |                    | 📄 64-bit TGZ Archive   | 📄 32-bit TGZ Archive        |                        |
| <b>macOS</b>   |                    | 📄 64-bit Installer     | 📄 64-bit Apple M1 Installer |                        |
|  |                    | 📄 Universal Installer  |                             |                        |

**J-Link Software and Documentation pack for Windows, installer, 64-bit**

Installing the software will automatically install the J-Link USB drivers and offers to update applications which use the J-Link DLL.  
Multiple versions of the J-Link software can be installed on the same PC without problems; they will co-exist in different directories.

**Download** JLink\_Windows\_V782\_x86\_64.exe [57,737 KB]

Digital signature: [Download emSecure Digital Signature](#)  
MD5 checksum: 4a2386c513c6dd8aef676ec0b0d02a57

ソフトウェアダウンロード前に J-Link ソフトウェアライセンスの全ての条件を了承してください。

## SEGGER Downloads

### Terms of Use

By accessing and using Software and Materials provided by SEGGER as free download, you acknowledge and agree to the following Terms of Use. If you do not agree to these Terms, do not download or use any Software or Material.

- 1) You agree that you will not use the Software or Material for any purpose that is unlawful or illegal.
- 2) You agree to use the Software only in accordance with the license regulations included in the Software.
- 3) You acknowledge that the Software and Material is provided by SEGGER on "as is" basis without any express or implied warranty of any kind.
- 4) You confirm that you are not a person, entity or organization designated by the European Community as a terrorist, terror organization or entity pursuant to the applicable European Council Regulations.
- 5) You confirm that you are not located in a prohibited or embargoed country and confirm that you will not ship, distribute, transfer and/or export our Software or Material to any prohibited or embargoed country as mentioned in any such European Union law or regulation.

Further information with regard to the listed persons, entities and organizations can be obtained from the official EU website. If there is any doubt if you are on this list it is strongly recommended to review such lists or get in touch with SEGGER prior download of any Software or Material.

Copyright (c) 2022 SEGGER Microcontroller GmbH

I accept these Terms of Use.

Download software

Back

SEGGER - J-Link V7.82 (64-bit Windows) Setup



**Embedded Studio**  
Powerful C/C++ IDE available for

- Windows
- macOS
- Linux

[Download Trial](#)

**Welcome to SEGGER - J-Link V7.82 (64-bit Windows) Setup**

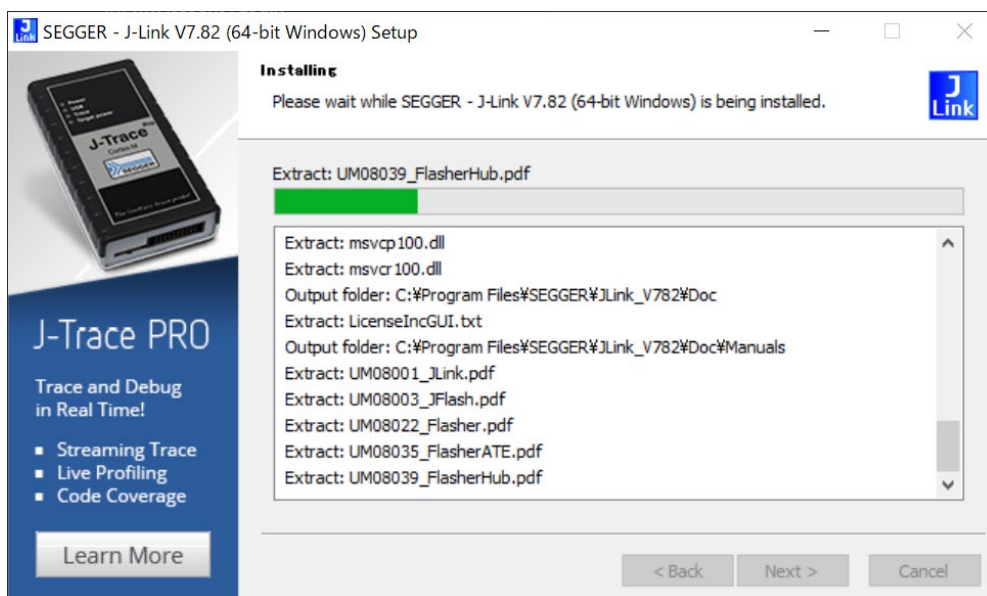
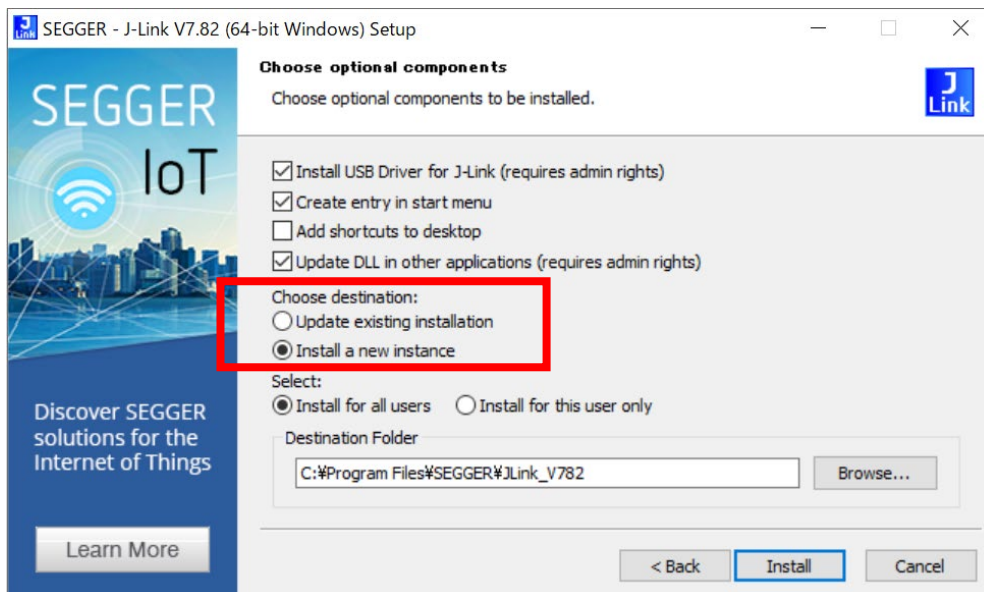
Setup will guide you through the installation of SEGGER - J-Link V7.82 (64-bit Windows).

It is recommended that you close all other applications before starting Setup. This will make it possible to update relevant system files without having to reboot your computer.

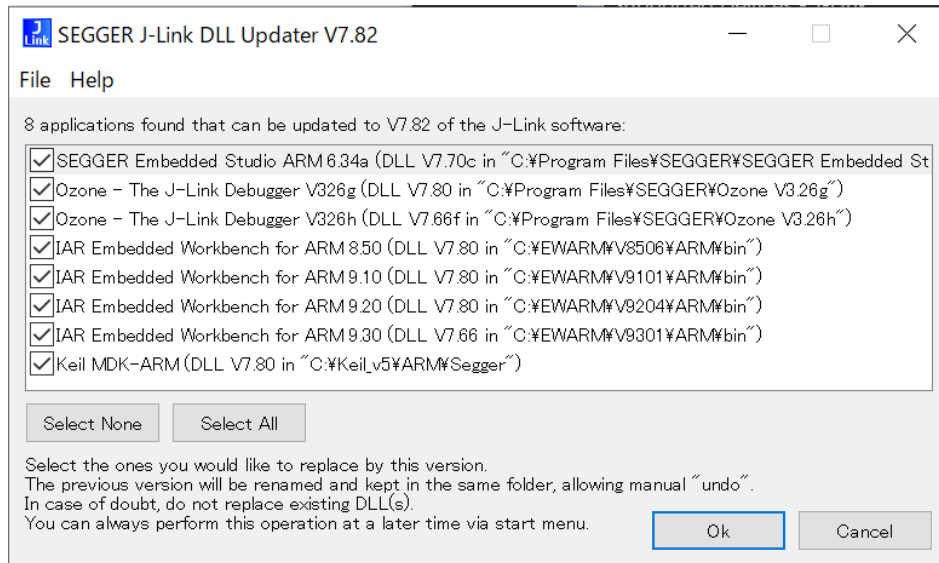
Click Next to continue.

Next >
Cancel

インストール済みの J-Link ソフトウェアをアップグレードする場合は「update existing installation」を選択して「Install」へ続きます。パソコンに複数バージョンの J-Link ソフトウェアをインストールする場合は、「Install a new instance」を選択して「Install」へ続きます。



J-Link パッケージのインストール後に起動される「J-Link DLL Updater」で、パソコンにインストールされている IDE ツールパッケージ内の J-Link DLL を最新版の DLL にアップグレード出来ます。



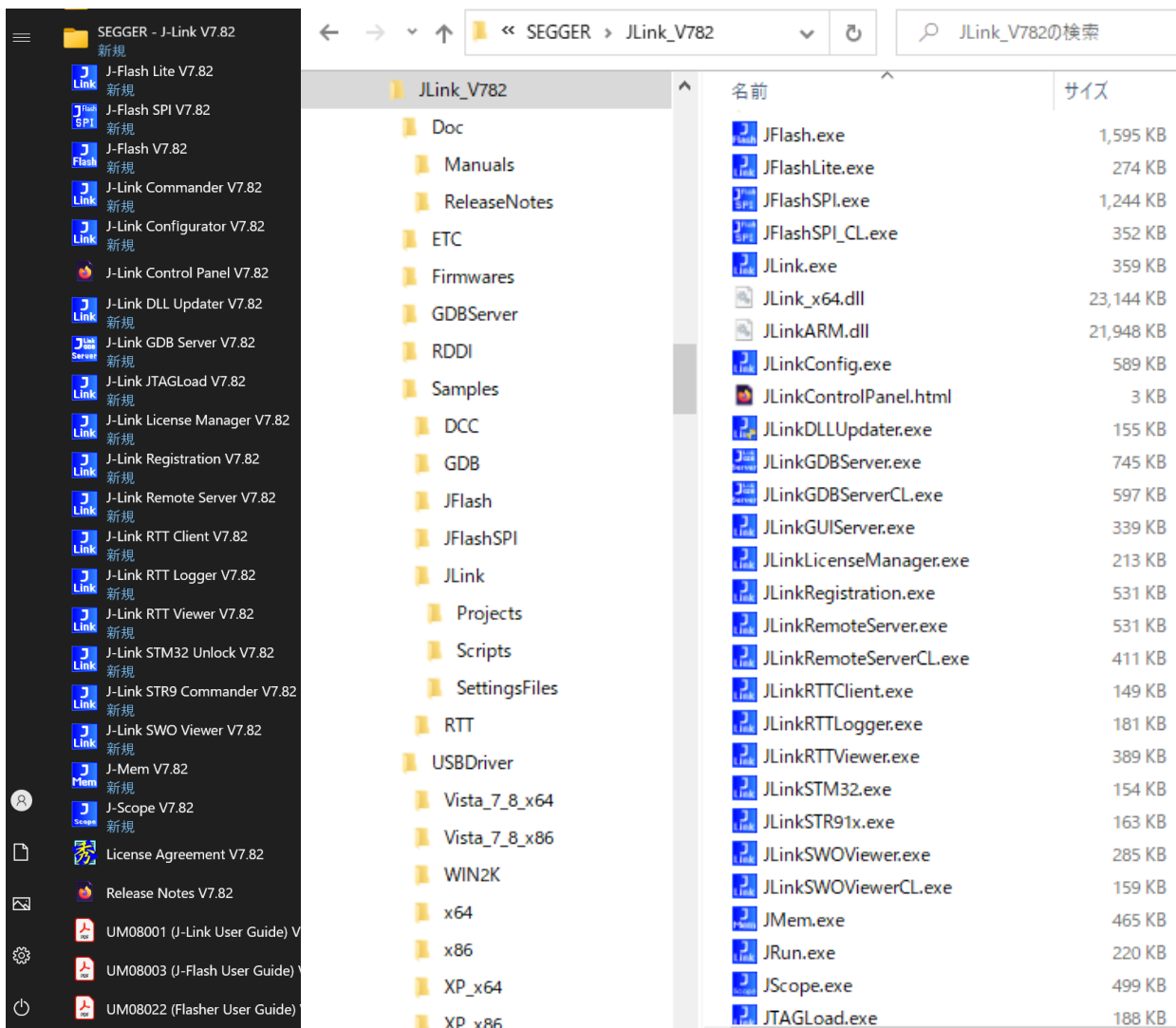
インストール後にパソコンのスタートメニューから「SEGGER J-Link」プログラムを確認します。プログラムインストール後、以下のように「SEGGER\JLink\_Vxyz」フォルダ下に Flasher プログラムツール、マニュアルドキュメント及び各種サンプルプロジェクトがロードされます。

Windows PC (32bit) 環境でのデフォルトインストールフォルダ :

「C:\Program Files (x86)\SEGGER\JLink\_Vxyz」

Windows PC (64bit) 環境でのデフォルトインストールフォルダ :

「C:\Program Files\SEGGER\JLink\_Vxyz」





## 1.2. J-Link ソフトウェアパッケージ

J-Link ソフトウェアパッケージには以下のプログラムが含まれています。

- **J-Link Commander** : J-Link コマンドラインを利用したハードウェアデバッグ支援。J-Link を接続し、メモリダンプ Halt, Step, Go などシンプルな命令を使って、ハードウェア検証を行うことができます。
- **J-Link Configurator** : 大規模開発チームで利用される J-Link を一括管理、本体の TCP/IP コンフィグレーション、ファームウェア管理
- **J-Link License Manager** : ライセンスマネージャ
- **J-Link Registration** : 製品登録を行います
- **J-Link GDB server** : J-Link 専用 GDB サーバを利用し、Eclipse などに高速接続
- **J-Link Remote Server** : LAN インターフェース (Direct/LAN/Tunnel) でターゲットボードと離れた拠点で開発が可能
- **J-Flash** : 開発したソフトウェアをターゲット MCU 内蔵フラッシュ・外部フラッシュへ書込
- **J-Flash SPI** : 開発したソフトウェアを直接 SPI フラッシュへ書込
- **J-Flash LITE** : ノンサポート書込ツール (評価のみ)
- **J-Mem** : ターゲット MCU 内蔵メモリのデータ内容を確認
- **J-Scope** : データ・変数の可視化ツール
- **J-Link RTT Client** : J-Link RTT クライアント
- **J-Link SWO Viewer** : Cortex-M マイコンの SWO I/O ターミナルデータコンソール
- **J-Link STM32 Unlock** : STM32 マイコンのセキュアモードを解除
- **J-Link RTT Viewer** : J-Link RTT 技術 (高速インターフェース) を利用した I/O ターミナルデータコンソール
- **J-Link DLL Updater** : PC にインストール済み IDE (EWARM、MDK など) の J-Link DLL ドライバを更新します。
- **J-Link Control Panel** : J-Link 本体のコントロールパネル (WEB インターフェース)



### 1.3. デバイス対応の確認

J-Link デバッグプローブで使用可能な ARM・RX マイコンデバイス及び SPI フラッシュメモリデバイス対応状況は以下の URL からご確認ください。

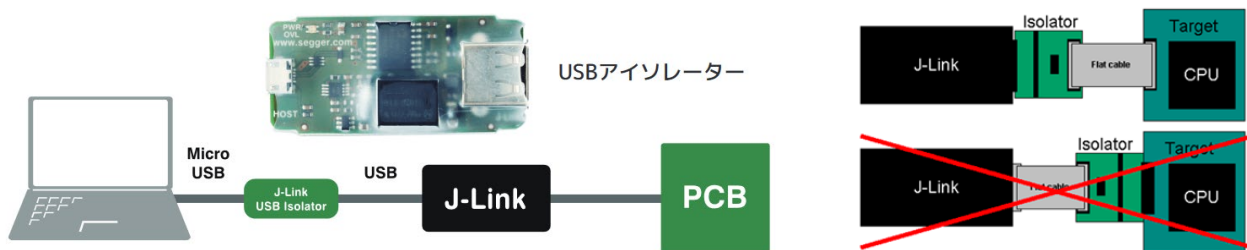
[https://www.segger.com/jlink\\_supported\\_devices.html](https://www.segger.com/jlink_supported_devices.html)

Flasher からフラッシュ書き込み可能なマイコンデバイスの一覧は以下の URL からご確認ください。

<https://www.segger.com/downloads/supported-devices.php?model=flasher>

### 1.4. J-Link/J-Trace 取扱注意事項

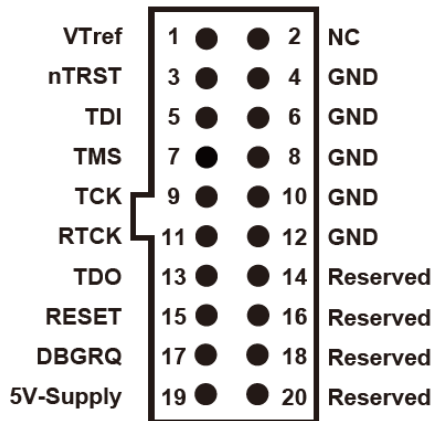
電気雑音の多い環境で J-Link/J-Trace/Flasher をご使用になる場合は、JTAG/SWD アイソレーター及び USB アイソレーターで外部のノイズを遮断してください。



- JTAG/USB ケーブルは製品付属品の長さがメーカー保証範囲となります。別途ご用意いただく場合は、なるべく短いケーブルをご利用ください。
- J-Link 経由でターゲットボードに電源入力されていない場合、J-Link の USB 接続を切断する前に、ターゲット側の電源入力を切って下さい。
- J-Link の USB ケーブル接続を切断する前に、必ずターゲット側の電源入力を切って下さい。
- ターゲットボードに電源を入れる前に JTAG ケーブルの VDD、GND 及び JTAG/SWD 信号が正しく接続されていることをご確認下さい。デバッグポートコネクタの接続前にコネクタの PIN1 の位置をご確認ください。
- J-Link 経由でターゲットに最大 300mA までの電源入力が可能です。ターゲットボードが 300mA 以上の電源が必要な場合は、ターゲット用の電源入力を別途ご用意下さい。
- 複数の機器の接続などでグラウンド (GND) 信号がループ状になっている環境では過電流により J-Link/J-Trace/Flasher 本体が壊れてしまう可能性がありますので、必ずグラウンドループ状態になっていないことをご確認下さい。

## 2. JTAG/SWD コネクタ

### 2.1. JTAG モードの接続仕様 (20PIN)



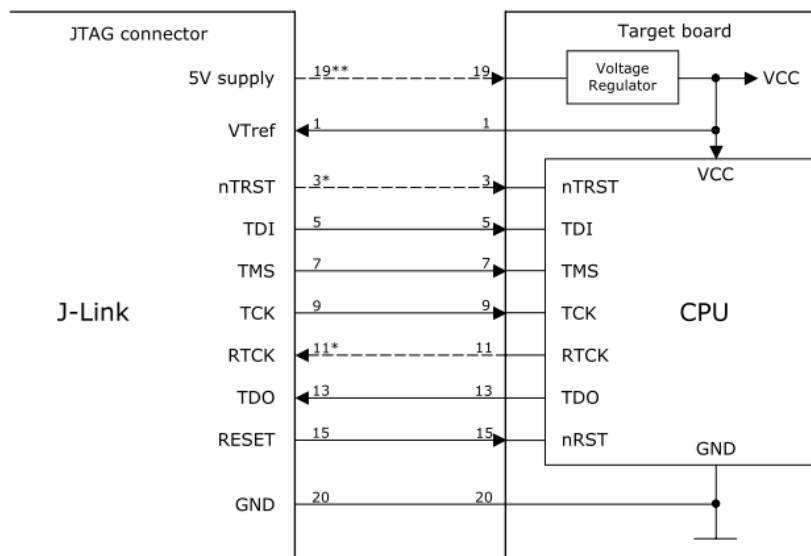
PIN4, 6, 8, 10, 12 は、GND ピンです。

※ J-Link ULTRA+等の一部の高性能モデルでは、PIN14, 16, 18, 20 は機能延長のためのリザーブピンです。通常のデバッグ環境では、PIN14, 16, 18, 20 をオープン又は GND に接続してください。

| ピン | 信号       | タイプ | 説明  |
|----|----------|-----|---|
| 1  | VTref    | 入力  | ターゲットの基準電圧：<br>JTAG 接続前に、ターゲット側の入力電圧の確認のために使用されます。また、入力コンパレータのロジックレベルの参照を作成するとともに、ターゲットへの JTAG 出力信号のロジックレベルを制御するためにも使用されます。VTref 信号はターゲットボードの VDD に直列抵抗なしで直接接続してください。 |
| 2  | NC (未使用) | --  | J-Link では、現在使用されておりません。   |
| 3  | nTRST    | 出力  | JTAG リセット：<br>J-Link からターゲット JTAG ポートの RESET 信号にリセット情報が出力されます。一般的な接続先は、ターゲット CPU の nTRST 信号です。JTAG コネクタが接続されていない場合のノイズ信号によるリセットを防ぐために、nTRST 信号にプルアップ抵抗を設定してください。      |
| 5  | TDI      | 出力  | ターゲット CPU の JTAG データ入力：<br>ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。一般的な接続先は、ターゲット CPU の TDI です。   |
| 7  | TMS      | 出力  | ターゲット CPU の JTAG モード設定：<br>ターゲットボードにおいて、この信号にプルアップ抵抗を必ず設定してください。一般的な接続先はターゲット CPU の TMS です。   |
| 9  | TCK      | 出力  | JTAG クロック信号：<br>ターゲットボードにおいて、この信号をプルアップ・プルダウン抵抗で固定レベルに設定することをお勧めします。一般的な接続先はターゲット CPU の TCK です。   |

|    |        |             |   |
|----|--------|-------------|---|
| 11 | RTCK   | 入力          | ターゲットからのテストクロックのリターン信号：<br>一部のターゲットマイコンの仕様により、JTAG 入力を内部クロックに同期させる必要があります。そのため、TCK クロックのタイミングを変更して TCK レートを動的に制御します。J-Link はアダプティブクロッキングモードをサポートします。通常の接続先は、RTCK です。RTCK が使用できない場合、接続先は GND です。 |
| 13 | TDO    | 入力          | ターゲット CPU の JTAG データ出力：<br>一般的な接続先はターゲット CPU の TDO です。  |
| 15 | RESET  | I/O         | ターゲット CPU リセット信号：<br>一般的な接続先はターゲット CPU の RESET ピン (nRST /nRESET /RESET) です。   |
| 17 | DBGQRQ | NC<br>(未使用) | J-Link では、現在使用されておりません。<br>ターゲット・システムへのデバッグ要求信号として使用される他の機器との互換性のために予約しています。一般的な接続先は、DBGQRQ です。DBGQRQ が接続できない場合は、接続先はありません。   |
| 19 | 5V 電圧  | 出力          | このピンは、ターゲット基盤への電力供給に使用することができます (最大 300mA まで)。<br>※旧バージョンの J-Link は電力供給ができない場合があります。  |

● 接続事例



\* NTRST と RTCK は、一部の CPU 上で使用できない場合があります。

\*\* J-Link からターゲットボードを供給するオプション。

JTAG 接続に使用するプルアップ/ プルダウンは 100 キロオームに推奨されています。

(マイコン仕様に基づいて設定ください)

参考回路図情報について:

対象マイコンデバイスの市販の評価ボードの回路図情報を参考に評価ボードと同様の仕様で JTAG/SWD インターフェースを実装してください。

## 2.2. SWD モードの接続仕様 (20PIN)

|           |      |      |          |
|-----------|------|------|----------|
| VTref     | 1 ●  | ● 2  | NC       |
| Not Used  | 3 ●  | ● 4  | GND      |
| Not Used  | 5 ●  | ● 6  | GND      |
| SWDIO     | 7 ●  | ● 8  | GND      |
| SWDCLK    | 9 ●  | ● 10 | GND      |
| Not Used  | 11 ● | ● 12 | GND      |
| SWO       | 13 ● | ● 14 | Reserved |
| RESET     | 15 ● | ● 16 | Reserved |
| Not Used  | 17 ● | ● 18 | Reserved |
| 5V-Supply | 19 ● | ● 20 | Reserved |

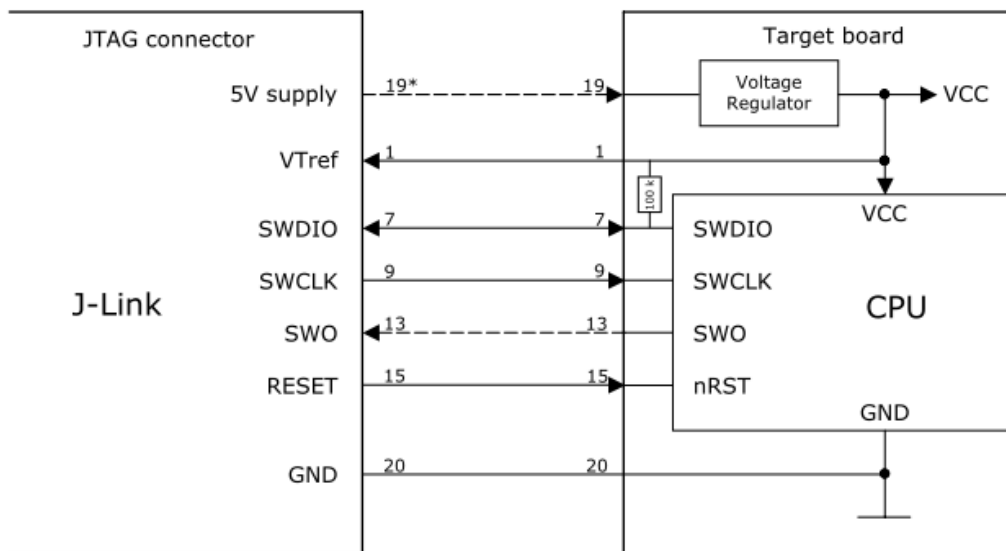
PIN4, 6, 8, 10, 12 は、GND ピンです。

※ J-Link ULTRA+等の一部の高性能モデルでは、PIN14, 16, 18, 20 は機能延長のためのリザーブピンです。通常のデバッグ環境では、PIN14, 16, 18, 20 をオープン又は GND に接続してください。

| ピン | 信号       | タイプ | 説明   |
|----|----------|-----|--|
| 1  | VTref    | 入力  | ターゲットの基準電圧：<br>SWD 接続前に、ターゲット側の入力電圧の確認のために使用されます。また、入力コンパレータのロジックレベルの参照を作成するとともに、ターゲットへの JTAG 出力信号のロジックレベルを制御するためにも使用されます。VTref 信号はターゲットボードの VDD に直列抵抗なしで直接接続してください。 |
| 2  | NC (未使用) | --  | J-Link では、現在使用されておりません。  |
| 3  | NC (未使用) | --  | J-Link では、現在使用されておりません。<br>デバイスが JTAG モードでアクセスする場合、接続先は nTRST です。それ以外の場合は、オープン状態にしてください。   |
| 5  | NC (未使用) | --  | J-Link では、現在使用されておりません。<br>デバイスが JTAG モードでアクセスする場合、接続先は TDI です。それ以外の場合は、オープン状態にしてください。   |
| 7  | SWDIO    | I/O | I/O データピン：<br>ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。推奨は 100K オームです。  |
| 9  | SWDCLK   | 出力  | SWD クロック信号：<br>ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。一般的な接続先はターゲット CPU の TCK です。   |
| 11 | NC (未使用) | --  | SWD モードでは、現在 J-Link の使用はされておりません。<br>デバイスが JTAG モードでアクセスする場合、接続先は RTCK です。それ以外の場合は、オープン状態にしてください。  |
| 13 | SWO      | 出力  | SWO (Serial Wire Output) トレースポート<br>(オプション。SWD 通信の場合は必須ではありません。)   |

|    |          |     |  |
|----|----------|-----|--|
| 15 | RESET    | I/O | ターゲット CPU リセット信号：<br>一般的な接続先は、ターゲット CPU のリセット入力ターミナル (nRST /nRESET /RESET) です。   |
| 17 | NC (未使用) | --  | J-Link では、現在使用されていません。   |
| 19 | 5V 電圧    | 出力  | このピンは、ターゲット基盤への電力供給に使用することができます (最大 300mA まで)。※旧バージョンの J-Link は電力供給ができない場合があります。 |

● 接続事例



SWD 接続に使用するプルアップ抵抗は、ターゲットボード上の SWDIO で必要となります。ARM は 100K オームをお勧めします。

分からない場合は、ご使用の半導体メーカーの指示に従ってください。

参考回路図情報について:

対象マイコンデバイスの市販の評価ボードの回路図情報を参考に評価ボードと同様の仕様で JTAG/SWD インターフェースを実装してください。

## 2.3. SPIライターモードピン仕様

|           |      |      |     |
|-----------|------|------|-----|
| VTref     | 1 ●  | ● 2  | NC  |
| NC        | 3 ●  | ● 4  | GND |
| DI        | 5 ●  | ● 6  | GND |
| nCS       | 7 ●  | ● 8  | GND |
| CLK       | 9 ●  | ● 10 | GND |
| NC        | 11 ● | ● 12 | GND |
| DO        | 13 ● | ● 14 |     |
| nRESET    | 15 ● | ● 16 |     |
| NC        | 17 ● | ● 18 |     |
| 5V-Supply | 19 ● | ● 20 |     |

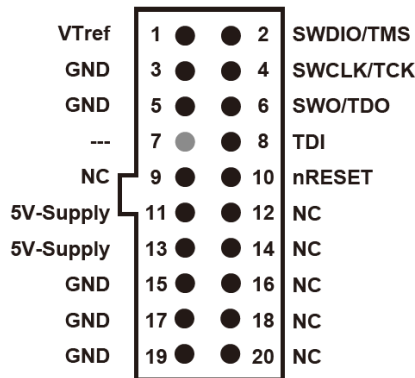
PIN4, 6, 8, 10, 12 は、GND ピンです。

※ J-Link ULTRA+等の一部の高機能モデルでは、PIN14, 16, 18, 20 は機能延長のためのリザーブピンです。通常のデバッグ環境では、PIN14, 16, 18, 20 をオープン又はGNDに接続してください。

| ピン | 信号       | タイプ | 説明   |
|----|----------|-----|--|
| 1  | VTref    | 入力  | ターゲットの基準電圧：<br>SPI バス接続前に、ターゲット側の入力電圧の確認のために使用されます。VTref 信号はターゲットボードのVDD に直列抵抗なしで直接接続してください。 |
| 2  | NC (未使用) | --  | ターゲット側のオープン状態にしてください。  |
| 3  | NC (未使用) | --  | ターゲット側のオープン状態にしてください。  |
| 5  | DI       | 出力  | ターゲット SPI のデータ入力：ターゲット SPI にデータを送信するために使用される J-Link/Flasher からの出力です                          |
| 7  | nCS      | I/O | チップセレクトターゲット SPI (LOW)   |
| 9  | CLK      | 出力  | SPI クロック信号   |
| 11 | NC (未使用) | --  | ターゲット側のオープン状態にしてください。  |
| 13 | DO       | 入力  | ターゲット SPI のデータ出力：ターゲット SPI からデータを受信するために使用される J-Link/Flasher への入力です。                         |
| 15 | RESET    | I/O | ターゲット CPU リセット信号：<br>一般的な接続先は、ターゲット CPU のリセット入力ターミナル (nRST /nRESET /RESET) です。               |
| 17 | NC (未使用) | --  | ターゲット側のオープン状態にしてください。  |
| 19 | 5V 電圧    | 出力  | このピンは、ターゲット基盤への電力供給に使用することができます (最大 300mA まで)。※旧バージョンの J-Link は電力供給ができません場合があります。            |

### 3. J-Link 変換アダプタ

#### 3.1. 19-Pin Cortex-M Adapter



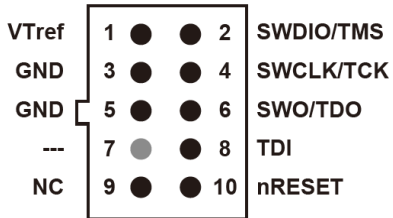
| ピン | 信号    | タイプ | 説明   |
|----|-------|-----|--|
| 1  | VTref | 入力  | ターゲットの基準電圧 :<br>JTAG/SWD 接続前に、ターゲット側の入力電圧の確認のために使用されます。また、入力コンパレータのロジックレベルの参照を作成するとともに、ターゲットへの JTAG 出力信号のロジックレベルを制御するためにも使用されます。VTref 信号はターゲットボードの VDD に直列抵抗なしで直接接続してください。 |
| 2  | SWDIO | I/O | SWD データ信号 (入力・出力) :<br>ターゲットボードにおいて、この信号にプルアップ抵抗を必ず設定してください。一般的な接続先はターゲット CPU の SWDIO です。  |
|    | TMS   | 出力  | ターゲット CPU の JTAG モード設定 :<br>ターゲットボードにおいて、この信号にプルアップ抵抗を必ず設定してください。一般的な接続先はターゲット CPU の TMS です。   |
| 4  | SWCLK | 出力  | SWD クロック信号 : ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。一般的な接続先はターゲット CPU の SWCLK です。   |
|    | TCK   | 出力  | JTAG クロック信号 : ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。一般的な接続先はターゲット CPU の TCK です。  |
| 6  | SWO   | 入力  | ターゲット CPU の SWO トレースポート :<br>SWD モードでは、Serial Wire Output トレースポートです。(オプション。SWD 通信の場合は必須ではありません。) 一般的な接続先は、ターゲット CPU の SWO です。  |
|    | TDO   | 入力  | ターゲット CPU の JTAG データ出力 :<br>一般的な接続先はターゲット CPU の TDO です。  |



|    |          |     |   |
|----|----------|-----|---|
| 7  | --       | --  | 19PIN 変換アダプタには、7ピンが存在しません。  |
| 8  | TDI      | 出力  | ターゲット CPU の JTAG データ入力：<br>ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。J-Link が SWD モードを使用する場合、このピンの信号を無視します。 |
| 9  | NC (未使用) | --  | J-Link では、現在使用されておりません。   |
| 10 | nRESET   | I/O | ターゲット CPU リセット信号：<br>一般的な接続先は、ターゲット CPU の RESET ピン (nRST /nRESET /RESET) です。                                    |
| 11 | 5V 電圧    | 出力  | このピンは、ターゲット基盤への電力供給に使用することができます (最大 300mA まで)。  |
| 13 | 5V 電圧    | 出力  | このピンは、ターゲット基盤への電力供給に使用することができます (最大 300mA まで)。  |

ターゲット側は Arm CoreSight 20 準拠(0.05") コネクタ(Samtec FTSH-110-01) をご利用ください。  
コネクタ実装サイズ : 0.50" x 0.188" (12.70 mm x 4.78 mm)

### 3.2. 9-pin Cortex-M Adapter

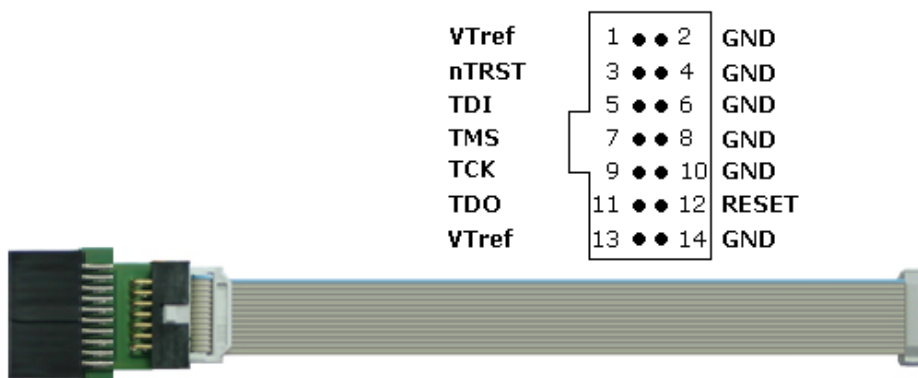


| ピン | 信号    | タイプ | 説明  |
|----|-------|-----|---|
| 1  | VTref | 入力  | ターゲットの基準電圧：<br>JTAG/SWD 接続前に、ターゲット側の入力電圧の確認のために使用されます。また、入力コンパレータのロジックレベルの参照を作成するとともに、ターゲットへの JTAG 出力信号のロジックレベルを制御するためにも使用されます。VTref 信号はターゲットボードの VDD に直列抵抗なしで直接接続してください。 |
| 2  | SWDIO | I/O | SWD データ信号 (入力・出力)：<br>ターゲットボードにおいて、この信号にプルアップ抵抗を必ず設定してください。一般的な接続先はターゲット CPU の SWDIO です。  |
|    | TMS   | 出力  | ターゲット CPU の JTAG モード設定：<br>ターゲットボードにおいて、この信号にプルアップ抵抗を必ず設定してください。一般的な接続先はターゲット CPU の TMS です。   |
| 4  | SWCLK | 出力  | SWD クロック信号：<br>ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。一般的な接続先はターゲット CPU の SWCLK です。  |
|    | TCK   | 出力  | JTAG クロック信号：<br>ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。一般的な接続先はターゲット CPU の TCK です。   |
| 6  | SWO   | 入力  | ターゲット CPU の SWO トレースポート：<br>SWD モードでは、Serial Wire Output トレースポートです。(オプション。SWD 通信の場合は必須ではありません。) 一般的な接続先は、ターゲット CPU の SWO です。  |
|    | TDO   | 入力  | ターゲット CPU の JTAG データ出力：<br>一般的な接続先はターゲット CPU の TDO です。  |
| 7  | --    | --  | 9PIN 変換アダプタには、ピン 7 が存在しません  |

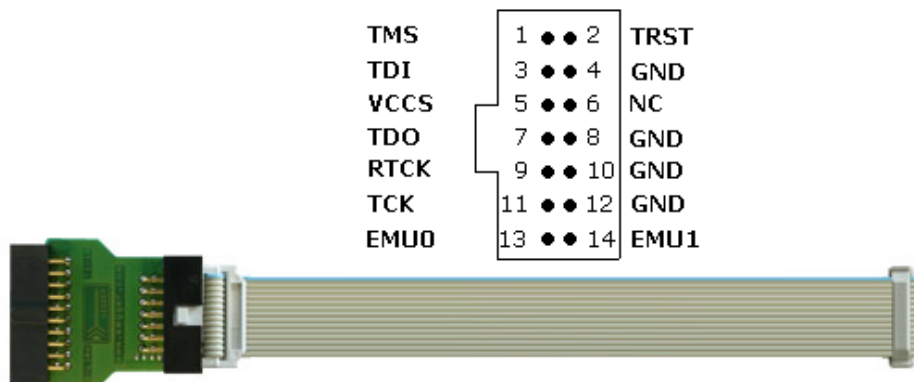
|    |          |     |  |
|----|----------|-----|--|
| 8  | TDI      | 出力  | ターゲット CPU の JTAG データ入力：<br>ターゲットボードにおいて、この信号をプルアップ抵抗で固定レベルに設定することをお勧めします。一般的な接続先はターゲット CPU の TCK です。J-Link が SWD モードを使用する場合、このピンの信号を無視します。 |
| 9  | NC (未使用) | --  | J-Link では、現在使用されていません。   |
| 10 | nRESET   | I/O | ターゲット CPU リセット信号：一般的な接続先は、ターゲット CPU の RESET ピン (nRST /nRESET /RESET) です。   |

ターゲット側は Arm CoreSight 10 準拠(0.05") コネクタ(Samtec FTSH-105-01) をご利用ください。  
コネクタ実装サイズ : 0.25" x 0.188" (6.35 mm x 4.78 mm)

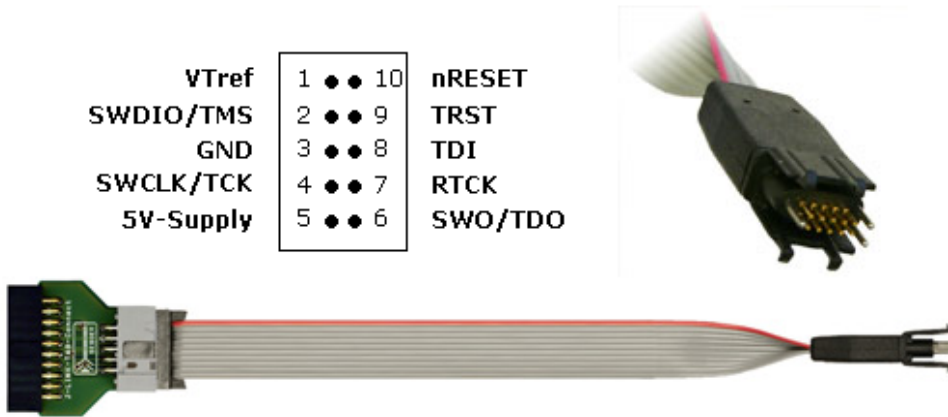
### 3.3. J-Link ARM-14 Adapter



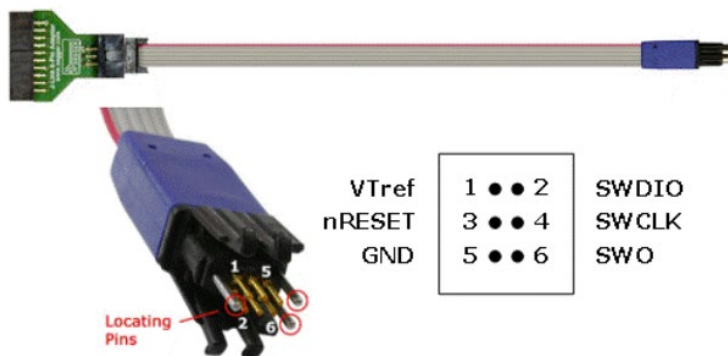
### 3.4. J-Link 14-Pin TI Adapter



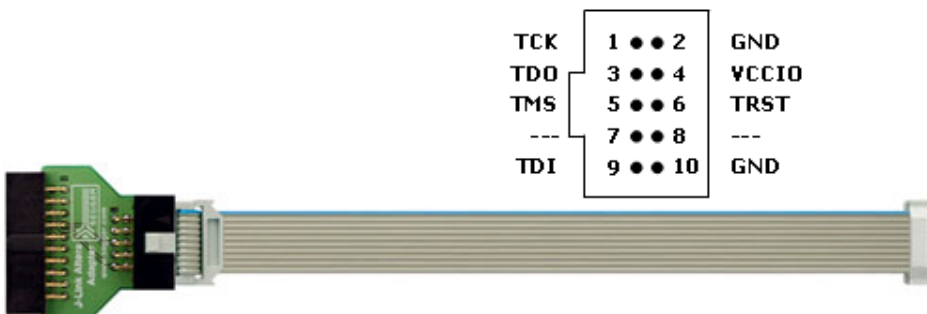
### 3.5. J-Link 10-Pin Needle Adapter



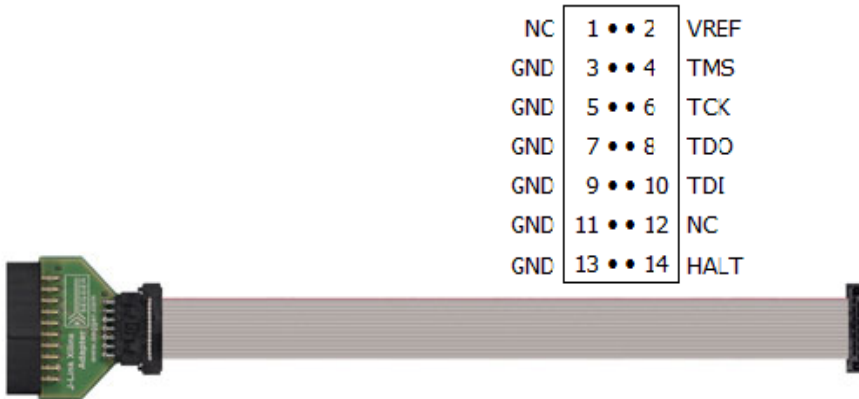
### 3.6. J-Link 6-Pin Needle Adapter



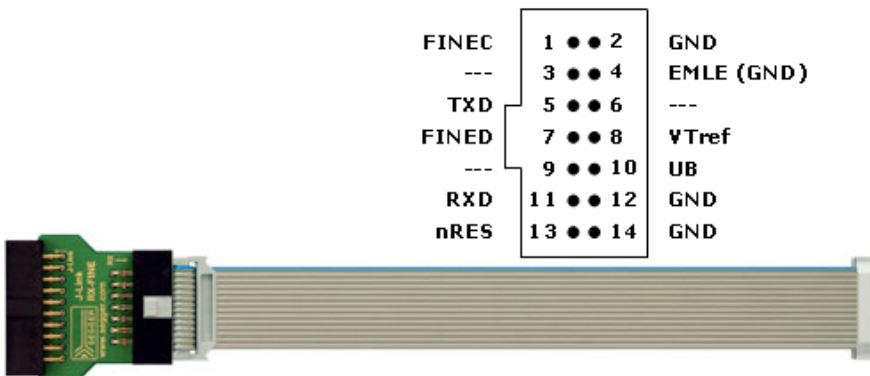
### 3.7. J-Link Altera Adapter



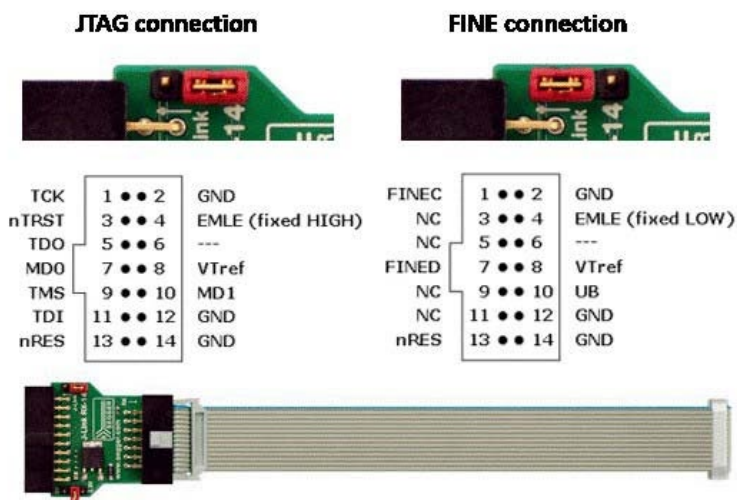
### 3.8. J-Link Xilinx Adapter



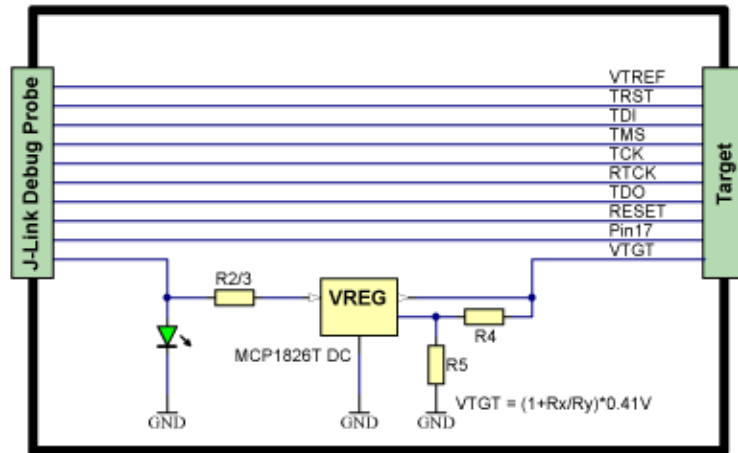
### 3.9. J-Link RX FINE Adapter



### 3.10. J-Link RX Adapter



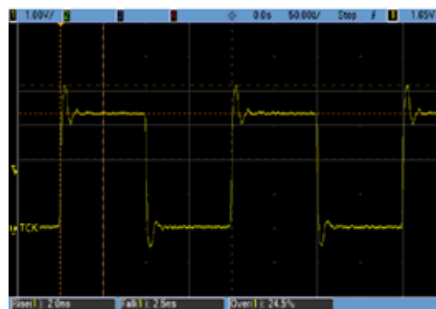
### 3.11. J-Link Target Supply Adapter



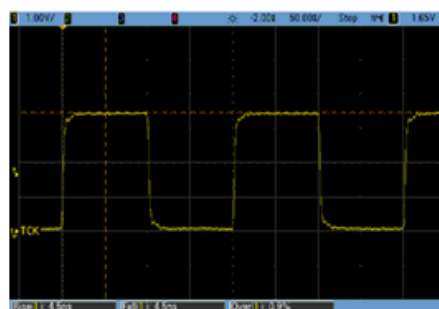
| VTGT  | R4    | R5   | Ioutmax* | Note   |
|-------|-------|------|----------|--------|
| 3.6 V | 360 k | 47 k | ~400 mA  | (1, 2) |
| 3.3 V | 330 k | 47 k | ~400 mA  | (1, 2) |
| 2.5 V | 240 k | 47 k | ~300 mA  | (3)    |
| 1.8 V | 160 k | 47 k | ~200 mA  | (3)    |
| 1.0 V | 68 k  | 47 k | ~150 mA  | (3)    |

\* Ioutmax: Max. allowed permanent output current; exceeding these values will damage the adapter  
 (1) Limited by J-Link to 400mA  
 (2) R2/R3 (3.9 R || 3.9 R, 250 mW each) might be decreased in case of a reduced supply voltage as in the battery powered Flasher Portable.  
 (3) Depends on USB voltage, ambient temperature and airflow; R2/R3 might be increased to take off dissipation power from VREG.

### 3.12. J-Link Signal Smoothing Adapter

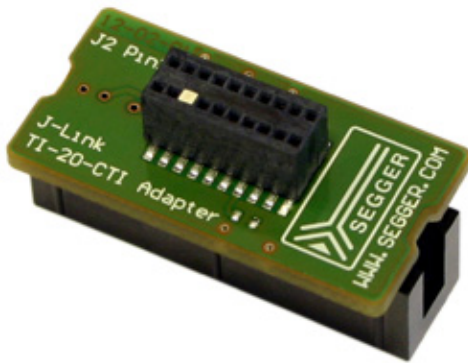


Signal without J-Link Signal Smoothing Adapter



Signal with J-Link Signal Smoothing Adapter

### 3.13. J-Link TI-CTI-20 Adapter

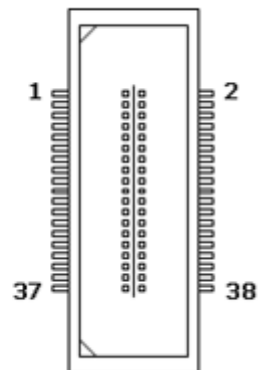


|       |           |      |
|-------|-----------|------|
| TMS   | 1 ● ● 2   | TRST |
| TDI   | 3 ● ● 4   | GND  |
| VTref | 5 ● 6     | NC   |
| TDO   | 7 ● ● 8   | GND  |
| RTCK  | 9 ● ● 10  | GND  |
| TCK   | 11 ● ● 12 | GND  |
| EMU0  | 13 ● ● 14 | EMU1 |
| NSRST | 15 ● ● 16 | GND  |
| NC    | 17 ● ● 18 | NC   |
| NC    | 19 ● ● 20 | GND  |

### 3.14. J-Link Mictor 38 Adapter



| Pin   | Signal |
|-------|--------|
| 5     | GND    |
| 9     | nRES   |
| 11    | TDO    |
| 12,14 | VTref  |
| 13    | RTCK   |
| 15    | TCK    |
| 17    | TMS    |
| 19    | TDI    |
| 21    | TRST   |

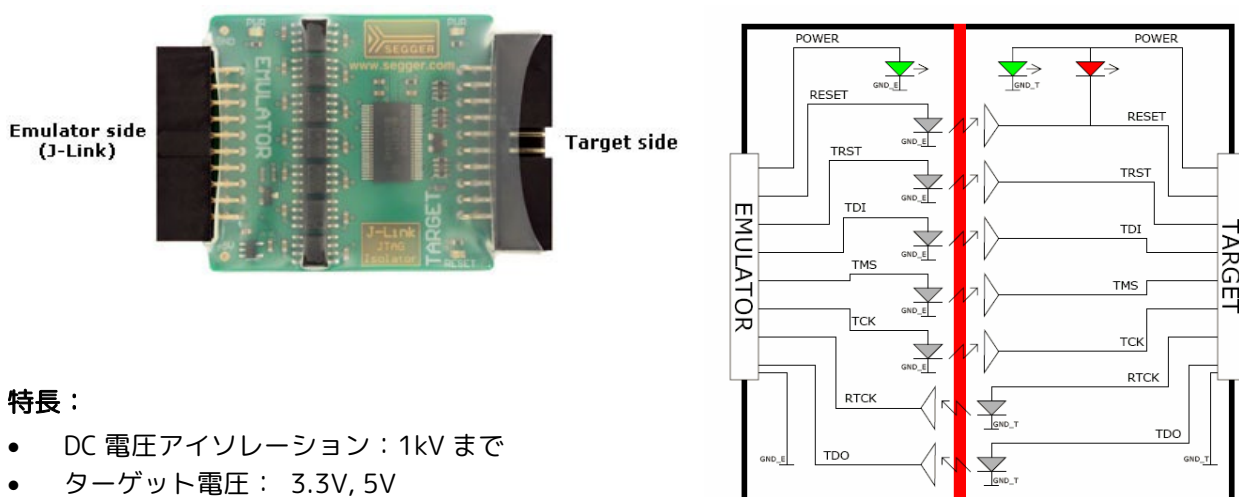




## 4. J-Link アイソレーター

電気雑音の多い環境で J-Link/J-Trace/Flasher をご使用になる場合は、 JTAG/SWD アイソレーター及び USB アイソレーターで外部のノイズを遮断してください。

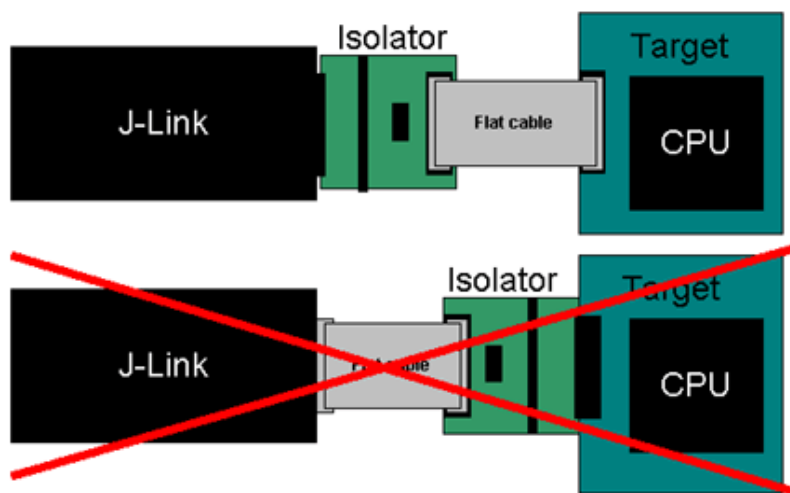
### 4.1. J-Link JTAG アイソレーター



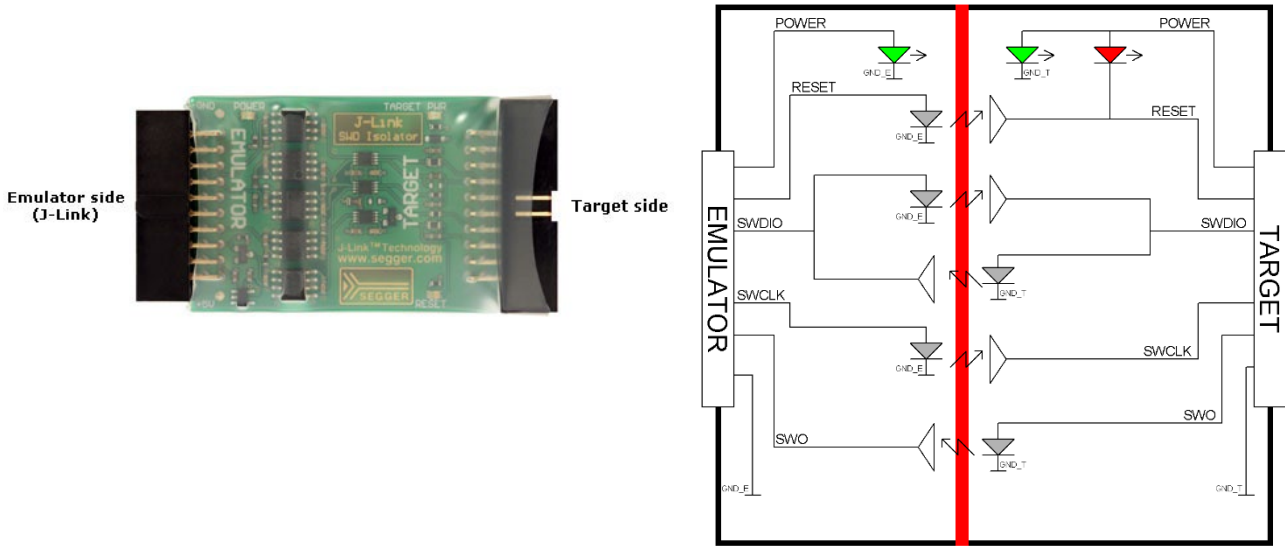
**特長：**

- DC 電圧アイソレーション：1kV まで
- ターゲット電圧： 3.3V, 5V
- USB 及びターゲットより電源供給
- JTAG クロック：最大 4MHz まで
- 標準 20-Pin JTAG コネクタをサポート
- ターゲット側のアイソレーターの消費電流：35mA（最大 50mA まで）

|       |      |      |     |
|-------|------|------|-----|
| VCC   | 1 ■  | 2 ■  | VCC |
| nTRST | 3 ■  | 4 ■  | GND |
| TDI   | 5 ■  | 6 ■  | GND |
| TMS   | 7 ■  | 8 ■  | GND |
| TCK   | 9 ■  | 10 ■ | GND |
| RTCK  | 11 ■ | 12 ■ | GND |
| TDO   | 13 ■ | 14 ■ | GND |
| RESET | 15 ■ | 16 ■ | GND |
| N/C   | 17 ■ | 18 ■ | GND |
| N/C   | 19 ■ | 20 ■ | GND |

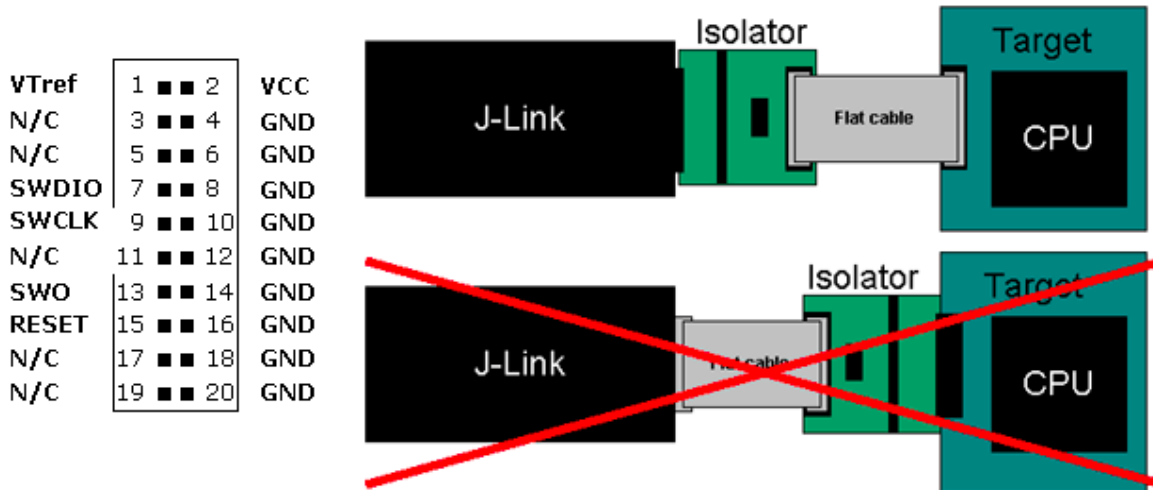


### 4.2. J-Link SWD アイソレーター

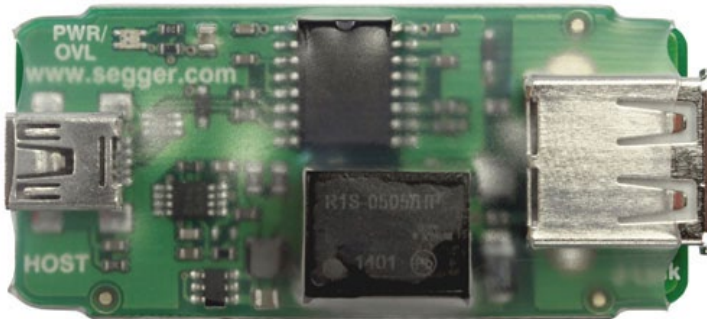


**特長：**

- DC 電圧アイソレーション：1kV まで
- ターゲット電圧： 3.3V, 5V
- USB 及びターゲットより電源供給
- SWD クロック：最大 4MHz まで
- 標準 20-Pin JTAG コネクタをサポート
- ターゲット側のアイソレーターの消費電流：35mA（最大 50mA まで）



### 4.3. J-Link USB アイソレーター



#### 特長：

- DC 電圧アイソレーション：3kV まで（1 秒間）
- 伝搬遅延：最大 70ns
- 最大 300mA までの電源出力可能
- USB フルスピードモードをサポート

